

**VYSOKÁ ŠKOLA BÁŇSKÁ – TECHNICKÁ UNIVERZITA OSTRAVA
FAKULTA ELEKTROTECHNIKY A INFORMATIKY**



Předmět:
MODULOVANÉ SIGNÁLY

Semestrální projekt

**VARIANTA 40
KOMPARAČNÍ A/D PŘEVODNÍK**

Vytvořil: Tomáš SOLARSKI, Bc.
Login: sol084
Skupina: LN120

© 2007

ZADÁNÍ:

Varianta 40

- Hardwarově sestrojte elektronické zapojení Komparačního A/D převodníku.
- Odevzdejte návrh zapojení ve Formice.

TEORETICKÝ ROZBOR:

Číslicový voltmetr

Základní částí číslicových přístrojů je analogově číslicový (analogově/digitální zkráceně A/D) převodník. Číslicové voltmetry je možné rozdělit na přístroje komunikující s počítačem a na přístroje, které mají výstup pouze na zobrazovač. Číslicové voltmetry, které umožňují přímou komunikaci s počítačem se vyrábí ve dvou základních provedeních

- A/D převodník je na měřicí kartě, která komunikuje s počítačem pomocí paralelních portů počítače. Měřicí karta bývá často zasunuta přímo v počítači PC. Takovéto A/D převodníky jsou určeny pro rychlá měření. Běžně se dosahuje doba převodu kolem 12 μ s a přenos dat mezi převodníkem a pamětí počítačem se děje pomocí DMA (přímý přístup do paměti bez účasti mikroprocesoru počítače). Nejběžnější jsou 12 bitové A/D převodníky. Výsledkem převodu jsou v tomto případě celá čísla v rozmezí 0 až 4095. Před A/D převodníkem většinou bývá multiplexer, který umožňuje přepínat na vstup A/D převodníku napětí z několika kanálů. Používají se jak multiplexery unipolární, tak bipolární (diferenční).
- A/D převodník je mimo vlastní počítač a komunikuje s počítačem pomocí standardního rozhraní RS 232C nebo HPIB. V tomto případě se komunikace mezi měřicím přístrojem a počítačem děje tak, že se informace přenáší ve formě řetězců (přenášejí se ASCII kódy písmen a číslic).

Pro měření rychlých časových průběhů napětí slouží digitální osciloskopy. V tomto případě se výsledky analogově číslicového převodu ukládají do paměti osciloskopu a z této paměti se po měření zobrazí na obrazovce nebo přenesou do počítače. Některé typy přístrojů (například i u nás vyráběný voltmetr MIT 330 a multimetr MIT 380 z Metry Blansko) jsou sami řízeny mikroprocesory zabudovanými v přístrojích, které zajišťují automatickou kalibraci a testování správné funkce přístroje. Mají zabudovaný napěťový normál a přístroj dokáže sám korigovat vliv teplotních změn a změny parametrů součástí v děličích vlivem stárnutí. Poznámka: Z hlediska teorie chyb je jasné, že A/D převodníky určené pro rychlá měření měří napětí s menší přesností, než A/D převodníky určené pro pomalá měření. Například u voltmetru MIT 330 se napětí měří tak, že po příchodu příkazu k měření voltmetr počká, až síťové napětí prochází 0 a doba A/D převodu je rovna 1 periodě síťového napětí. Tím se vyloučí rušení měření síťovým napětím

Analogově-číslíkové převodníky

V praxi se používá celá řada analogově číslicových převodů. Nejběžnější jsou následující způsoby převodu:

- komparační metody
- kompenzační metody
- integrační metody

Komparační metody převodu vychází z porovnávání měřeného napětí s kvantovaným referenčním napětím. Porovnávání se může uskutečnit se všemi možnými úrovněmi převodu najednou a nebo postupně. Podle toho rozlišujeme paralelní a postupné komparační převodníky. Nejtýpčtějším příkladem je paralelní komparační převodník, protože je velice rychlý. Doba převodu je dána jen zpožděním komparátoru a proto se doba převodu může pohybovat kolem 10 ns. Nevýhodou je složitost převodníku, který musí obsahovat tolik komparátorů, kolik je převáděných úrovní. Proto se takovýto převodník používá maximálně pro 8-bitové převodníky.

Kompenzační metody jsou založeny na kompenzaci měřeného napětí napětím vytvořeným vhodným způsobem. Podle způsobu jakým se mění kompenzační napětí dělíme převodníky na převodníky s konstantním přírůstkem a na převodníky s odstupňovaným přírůstkem. Nejznámější je metoda postupné

aproximace, je to metoda s odstupňovaným přírůstkem. Přírůstky kompenzačního napětí jsou odstupňovány podle vah bitů číslcového slova. Doba převodu bývá řádově μs . Obvod se skládá z číslcově analogového převodníku, komparátoru, aproximačního registru a generátoru hodinového kmitočtu o frekvenci f_0 . Převodník postupně srovnává měřené napětí s napětími odpovídajícími vahám jednotlivým bitům. Začne se od nejvyššího bitu (Moust significant bit MSB) a postupně se přidávají jednotlivá váhová napětí a podle reakce komparátoru se na danou pozici dosadí buď logická 1 nebo logická 0. Výsledek měření tedy vždy dostaneme u n-bitového převodníku po n taktech. Na výstupu TP převodník signalizuje počítači konec převodu a počítač přečte data D1 až Dn.

Integrační metody jsou založeny na integraci měřeného napětí a mezipřevodu na časový interval nebo frekvenci. Důležitou vlastností této metody je filtrace rušivých signálů vyšších frekvencí. Doba integrace se totiž volí jako násobek periody rušivého signálu. Nevýhodou je dlouhý čas převodu (desítky a stovky ms). Integrační metoda má celou řadu modifikací. Nejpoužívanější je však převodník s dvojitou (dvoutaktní) integrací, dvojnásobným pilovitým průběhem)

Metoda Sigma-delta. V současné době se velice rozšířily A/D převodníky typu sigma-delta. Jádrem tohoto synchronního převodníku je opět integrátor a komparátor, který generuje sled pulzů, jejichž střední hodnota počtu za určitý interval odpovídá vstupnímu napětí. Střední hodnota se vytváří v číslcovém filtru.

Na závěr se ještě podíváme, jaké jsou katalogové hodnoty současných A/D převodníků. Nejdůležitější parametry jednotlivých typ jsou uvedeny v Tab. 1. Významným parametrem převodníků je také vzorkovací rychlost (typicky 1 až 1000 kHz), případně její opačná hodnota – čas konverze. Rozsah vstupního napětí převodníků bývá od 0 do $+U_{REF}$ nebo $\pm U_{REF}/2$, kde U_{REF} je interní nebo externí referenční napětí (nejčastěji 1,2 V, 2,5 V a 5 V). Napájecí napětí buď jedno (např. +5V) nebo dvě (např. +5 V až 12V). Důležitým parametrem je také počet vstupních kanálů analogové veličiny (typicky 1, 2, 4 a 8), které jsou multiplexovány na jeden A/D převodník, což přináší zejména cenové úspory. Výstupní rozhraní jsou obdobná jako u D/A převodníků (paralelní či sériová).

Typ	Rozlišení [bit]	Rychlost převodu [Hz]
Paralelní	6 ... 10	$10^7 \dots 3 \cdot 10^9$
Aproximační	8 ... 16	$3 \cdot 10^4 \dots 3 \cdot 10^6$
Integrační	10 ... 27	$10^{-1} \dots 10^3$
Sigma-delta	16 ... 24	$10^1 \dots 10^5$

Tab 1: Parametry A/D převodníků

Způsoby dělení analogově číslcových převodníků.

- **Převodníky bez zpětné vazby**, které bezprostředně porovnávají vstupní analogové napětí s referenčním napětím. Výsledkem porovnání je výstupní slovo analogově číslcového převodníku
- **Převodníky se zpětnou vazbou**, které porovnávají v porovnávacím obvodu vstupní analogové napětí s analogovým napětím odvozeným z postupně generovaného výstupního slova. Převod je ukončen v okamžiku rovnosti obou porovnávaných napětí.

Převodníky je možné rozdělit i na:

- **Synchronní** – převod probíhá v určitém počtu kroků synchronně s hodinovými impulzy.
- **Asynchronní** – převod se též může uskutečnit v několika krocích, ale doba trvání jednotlivých kroků závisí výhradně na časové odezvě dílčích obvodů převodníku, resp. na jejich zpoždění.

Jiné rozlišení převodníků je na

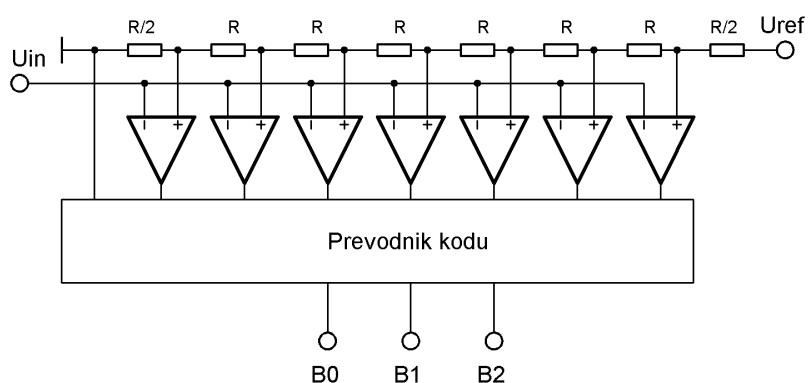
- **Přímé** – převádí vstupní analogové napětí přímo na výstupní slovo
- **Nepřímé** – převádí nejprve určitým obvodem vstupní analogové napětí na jinou analogovou veličinu

(například na dobu trvání impulsu, kmitočet sledu impulsů) a dalším obvodem získanou (odvozenou) analogovou veličinu převádějí na číslicový tvar.

REALIZACE:

Paralelní A/D převodník

Paralelní A/D převodník je nejrychlejší a současně principiálně nejjednodušším typem přímého A/D převodníku. Princip převodníku je znázorněn na *Obr. 1*. Vstupní analogové napětí je přiváděno současně na vstupy soustavy m napět'ových komparátorů (pro n -bitové datové slovo je jejich počet $m = 2^n - 1$). Na těchto komparátorech se toto napětí porovnává s určitým referenčním napětím U_{REF} (pro každý komparátor rozdílným, daným odporovým děličem) a výstup jednotlivých komparátorů překlápí v případě, že $U_{VST} \geq U_{REF}$. Převaděč kódu pak převede výstupy z napět'ových komparátorů na výstupní datové slovo. Doba převodu paralelního převodníku je určena přenosovým zpožděním, resp. dobou ustálení napět'ových komparátorů a přenosovým zpožděním v převodníku kódu. Převodníky tohoto typu jsou rychlé, ale nákladné (velký počet napět'ových komparátorů).



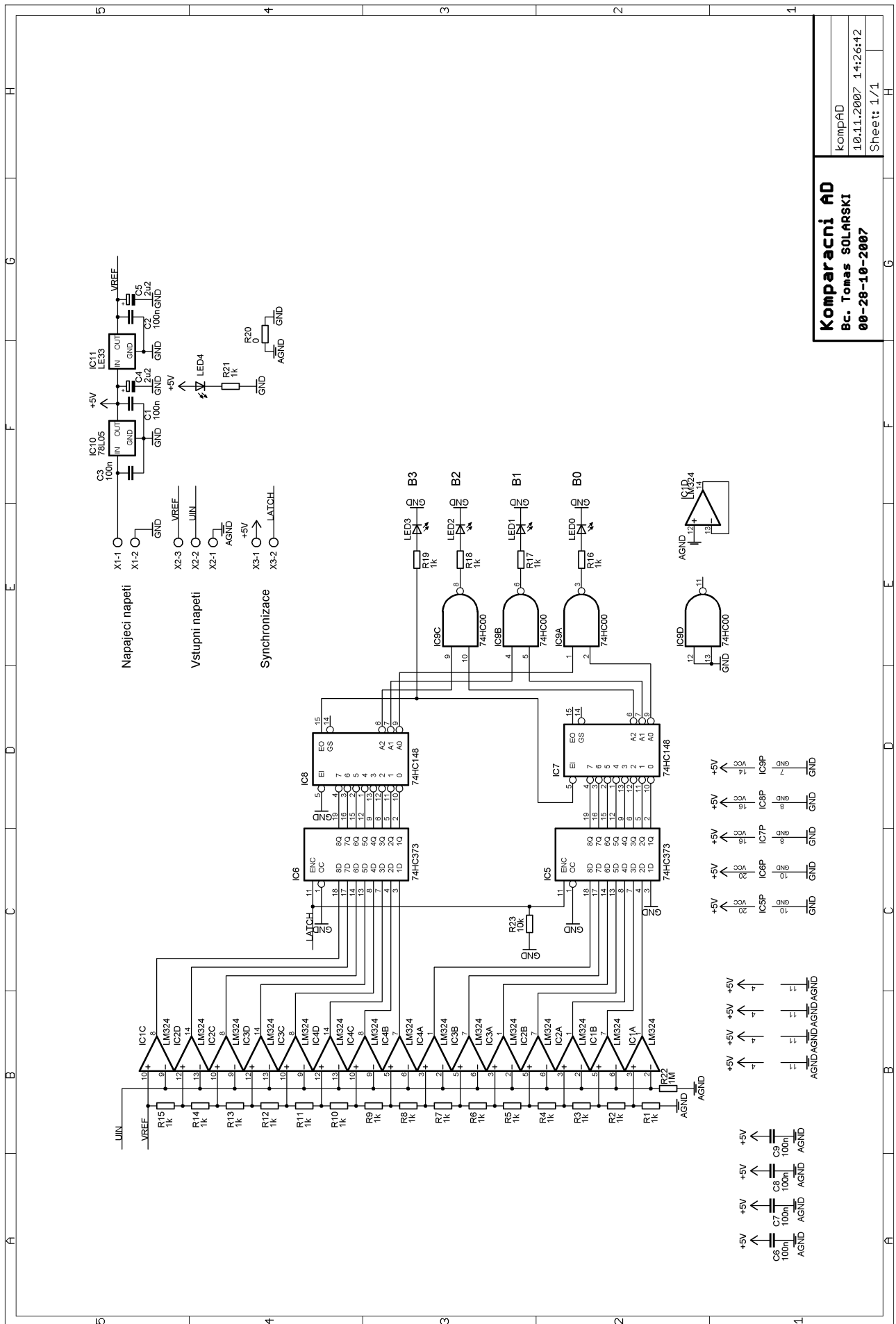
Obr 1: Tříbitový paralelní A/D převodník

Čtyřbitový paralelní A/D převodník se synchronizací

Na základě teoretických předpokladů jsem realizoval paralelní komparační AD převodník se synchronizační pamětí, jehož kompletní realizační schéma je na *obr.2*. Pro zvolené 4bitové rozlišení je potřeba $m = 2^4 - 1$, tedy 15 komparátorů. Vybral jsem typ **LM324** (IC1 až IC4), který má v jednom pouzdře 4 operační zesilovače, má napájecí napětí od 3V a je v provedení CMOS (nízká spotřeba). Jako napět'ová reference je zvolen přesný lineární stabilizátor **LE33** (IC11) se sítí rezistorů **R1 až R15** s hodnotou $1k\Omega$, tvořící tak dělič a napět'ovou referenci pro každý jeden komparátor.

Jelikož může vlivem nestejnorodosti v operačních zesilovačích (komparátorech) docházet k různým dobám překlopení při připojeném měřicím napětí, je AD převodník doplněn o synchronizaci v podobě 2 Byte paměti **74HC373** (IC5 a IC6). Pokud by komparátory nepřepínaly ve stejném čase (čehož nejde ve skutečnosti dosáhnout, lze se jen přiblížit), vyhodnocovací logika by pak výstupy komparátorů dočasně implementovala špatně a tedy docházelo by k hazardním stavům na výstupech AD převodníku. Synchronizační paměť tedy slouží k uchování předešlé ustálené hodnoty měřeného napětí, zatímco se měří napětí nové a vzhledem k přechodovým dějům je zcela imunní. Taktéž umožňuje vyhodnocovací logice pracovat se stejnou hodnotou na vstupu po dobu přepočtu signálů z komparátorů na signál binární.

Obvody **74HC373** jsou typu Transparent LATCH a tedy zrcadlí hodnotu vstupu na výstup po dobu logické úrovně a ne v době náběžné nebo sestupné hrany. Signál pro aktivaci obvodů IC5 a IC6 se příznačně jmenuje **LATCH** (z angl. zachytit) a pokud je v log.1 (TTL) převádí se hodnota ze vstupů na výstupy. Reálnější by bylo použití obvodů synchronních na náběžnou nebo sestupnou hranu clock signálu, avšak pro demonstrační účely je vhodné řešení s latch, jelikož stačí jen signál LATCH propojit permanentně s log.1 a ne používat další obvody s clk signálem.



Obr 2: Schéma paralelního komparačního AD převodníku se synchronizační pamětí

Samotné vyhodnocení posloupnosti aktivních výstupů komparátorů provádí obvody prioritních dekodérů IC7 a IC8 (74HC148). **74HC148** je prioritní dekodér, který převádí vstupní osmibitovou informaci (vstupy 0 až 7) na výstupní tříbitovou kombinaci (výstupy A0 až A2). Jeho použití je v této aplikaci velmi vhodné, jelikož nám zlehčuje návrh o kombinační logiku, kterou by bylo potřeba navrhnout a připojit na výstupy komparátorů, resp. na výstupy pamětí. Funguje tak, že na binárních výstupech zobrazuje kombinační hodnotu vstupu, který je aktivní a při více aktivních vstupech (aktivní jsou v log.0), zobrazuje kombinaci toho s vyšší prioritou. Priorita roste s hodnotou vstupu, vstup 0 má tedy nižší prioritu než vstup 1, vstup 7 je prioritou nejvyšší.

Pokud není aktivní žádný ze vstupů, je na výstupu **EO** log.0, což u IC7 nikdy nenastane a u IC8 to umožňuje aktivovat celý IC7, jelikož tento signál povoluje vstupy IC7 (**EI** – enable inputs) – tímto spojením je dosaženo spojení dvou osmibitových prioritních dekodérů do jednoho se 16ti vstupy. Pokud je aktivní libovolný vstup od IC8, je IC7 odstaven, rozsvítí se LED3 a dále se na LED0 až LED2 zobrazují kombinace od IC8. Hradla **NAND** (IC9 – 74HC00) slouží jen ke spojení vždy dvou výstupů od IC7 a IC8.

Přesnost

AD převodník je realizován se 4 bitovou přesností, což udává 16 kvantizačních úrovní a při referenčním napětí 3,3V (přesný stabilizátor LE33 s tolerancí $\pm 1\%$) je jeden krok **0,20625V**. Realizovaný AD převodník tedy rozlišuje napětí od hodnoty cca 0,21V.

Plošné spoje

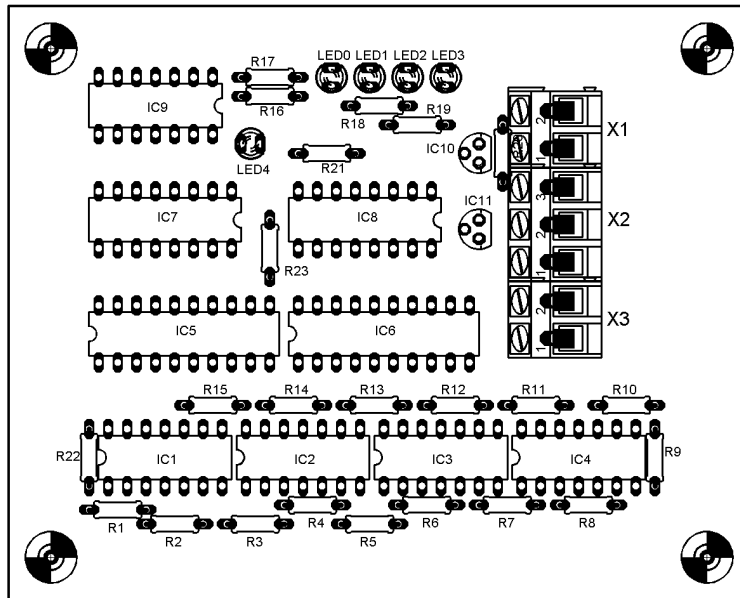
Celé zapojení je realizováno na dvouvrstevném plošném spoji o rozměrech 80 x 100 mm. Pro zamezení rušení jsou na plošném spoji rozlité země (copper) a to na spodní straně (bottom) analogová a na horní (top) digitální. Oddělením analogové (**AGND**) a digitální (**GND**) části se taktéž zamezuje vzniku rušení na zemních smyčkách. Analogová a digitální zem jsou propojeny jen v jednom bodě a to pomocí nulového odporu R20 (drátová propojka).

Vstupem jsou:

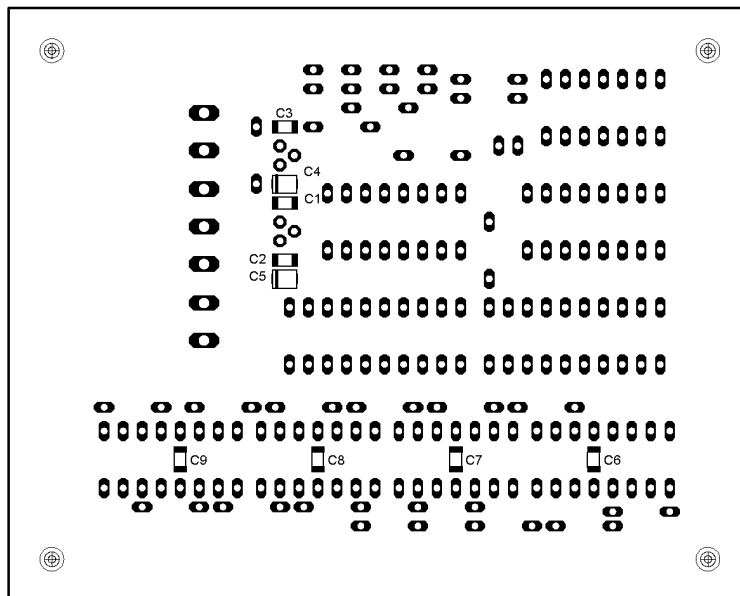
- Napájecí napětí, konektor X1
 - X1-1 **Kladný** pól napětí 8 až 15VDC
 - X1-2 **Záporný** pól – zem
- Vstupní napětí, konektor X2
 - X2-1 Vyvedená interní reference 3,3V
 - X2-2 Vstup měřeného napětí
 - X2-3 Analogová zem
- Synchronizace, konektor X3
 - X3-1 Interní napájecí napětí 5V
 - X3-2 Vstup pro synchronizační signál **LATCH**

Výstup:

- LED0 až LED3 – zobrazení binární informace o hodnotě vstupního napětí



Obr 3: Osazení horní (Top) strany desky plošných spojů



Obr 4: Osazení spodní (Bottom) strany desky plošných spojů

Použití:

- Pro zahájení měření AD převodníkem nejprve připojíme napájecí napětí v intervalu **8 – 15VDC** (max 30VDC – dáno maximálním povoleným vstupním napětím 78L05) na svorku X1. Zapnutí pak svým svitem signalizuje LED4.
- Neznámé měřené napětí připojíme na konektor X2. Pro zvětšení rozsahu 0 až 3,3V použijeme na vstupu dělič.
- Pro zachycení a zobrazení hodnoty napětí přivedeme na signál LATCH logickou 1 (TTL) – konektor X3. Pro eliminaci použití záchytné paměti, signál LATCH prostě natrvalo propojíme s log.1. - proto X3 obsahuje i interní 5V z napájecí části.
- Hodnota měřeného napětí, v binární podobě, se objeví na LED0 až LED3, kde LED0 je LSB.

Měření napětí nesmí být větší než 32V, je to dáno maximálním povoleným napětím operačních zesilovačů LM324, navíc hodnota větší než 3,3V nebude nijak signalizována (pokud není použit dělič).

Stanovení hodnoty měřeného napětí

LED0 až LED3 svým svitem signalizují binární slovo, kde LED0 je LSB. Hodnota neznámého měřeného napětí je pak dána vztahem:

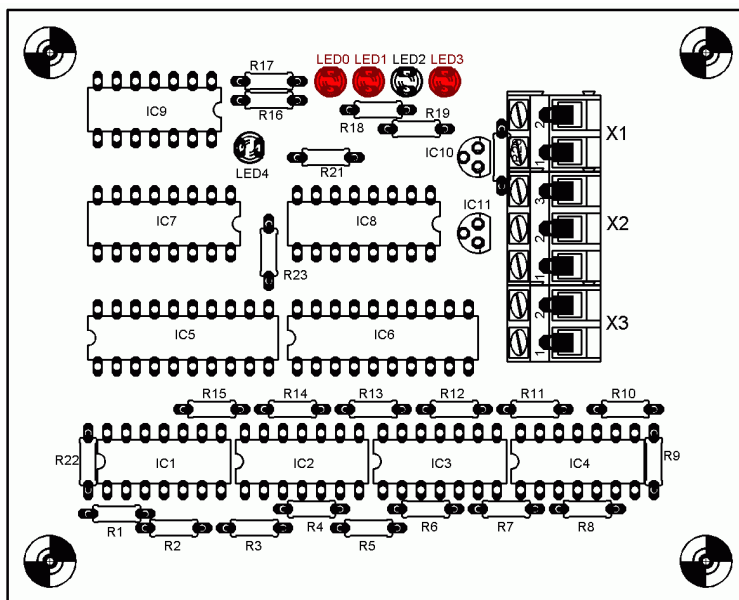
$$U_X = K \cdot \frac{B}{2^4} \cdot V_{REF}$$

kde:

- U_X – měřené napětí [V]
- K – konstanta děliče na vstupu [-], implicitně 1
- B – binární slovo v dekadickém zápisu
- V_{REF} – hodnota referenčního napětí [V], použito 3,3V

Příklad:

Přivedením neznámého napětí na vstup, AD převodník signalizuje svitem kombinaci dle obrázku 5.



Obr 5: Měření neznámé hodnoty napětí

Konstanta $K = 1$, není tedy použit vstupní dělič

Binární slovo $B = 1101_B = 13_D$

Referenční napětí je $V_{REF} = 3,3V$

$$U_X = K \cdot \frac{B}{2^4} \cdot V_{REF} = 1 \cdot \frac{13}{2^4} \cdot 3,3 [V] = 2,68125 V$$

Naměřené neznámé napětí o hodnotě 2,68V je dáno s přesností 0,21V, což je hodnota kvantizačního kroku.

Závěr

Cílem bylo realizovat komparační AD převodník jako vhodný pro demonstrační účely se snahou vyšší přesností měření a rozvinutější architekturou. Princip funkce komparačního AD převodníku by se dalo jednoduše demonstrovat jen na třech OZ (komparátory) s dvoubitovou přesností a jednoduchým kombinačním obvodem s NAND hradel na výstupu. Zvolil jsem však možnost komplikovanějšího možného řešení za účelem lepší představy o funkci skutečných komparačních AD převodníků – v anglických textech označovaných jako **Flash ADC**, kvůli své rychlosti převodu.

Návrh plošného spoje je proveden tak aby bylo zachováno logické uspořádání jednotlivých prvků převodníku tak jak je patrné na schématu, tedy postupný tok informace od vstupu přes OZ do paměti, posléze do prioritní logiky a nakonec přes logiku NAND hradel na výstup, který je tvořen LED.

Taktéž bylo vhodně zvoleno vstupní interface (konektory X2 a X3), kdy jednoduchým napojením potenciometru na konektor X2 můžeme okamžitě demonstrovat funkčnost AD převodníku. X2 je totiž přímo navržen tak aby na jednom konci potenciometru byla reference na druhém analogová zem a běžec doléhal na prostřední svorku konektoru X2 kde je vstup měřeného napětí. Poté postačí propojit vodičem svorky konektoru X3 a převodník zobrazí hodnotu příslušnou poloze jezdce na odporové dráze potenciometru.

Zdroje

[1] http://www.kteiv.upol.cz/modules.php?name=Downloads&d_op=getit&lid=70

[2] http://amper.ped.muni.cz/jenik/nejistoty/html_tree/node15.html

[3] http://e-automatizace.vsb.cz/ebooks/ridici_systemy_akcni_cleny/Prevodniky.html